(19)日本国特許庁(JP)

(12) 公開実用新案公報 (U)

(11)実用新案出願公開番号

実開平6-8936

(43)公開日 平成6年(1994)2月4日

(51)IntCl.⁵

識別記号

庁内整理番号

F I

技術表示箇所

G 0 2 F 1/1345

9018-2K

審査請求 未請求 請求項の数4(全 3 頁)

(21)出願番号

実願平4-51310

(22)出願日

平成 4年(1992) 6月30日

(71)出願人 000001960

シチズン時計株式会社

東京都新宿区西新宿2丁目1番1号

(72)考案者 吉野 武

東京都田無市本町6丁目1番12号 シチズ

ン時計株式会社田無製造所内

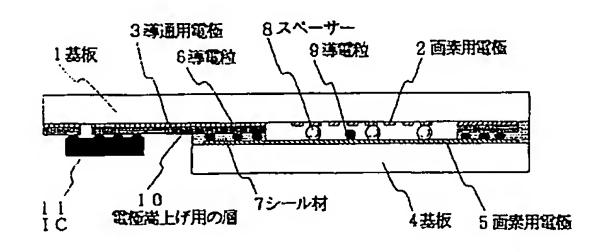
(54)【考案の名称】 液晶表示パネルの構造

(57) 【要約】

【目的】異方性導電シールを有する液晶パネルを、微細 パターンに対応させ、かつ画素部分での対向する電極間 導通による不良を減少させる。

【構成】異方性導電シールの接触する部分の電極3上に任意の導電層10を形成することにより、導電部分の対向電極間距離を画素部分での対向電極間距離小さくする構造。また前記の導電層10がシール外の配線部にも同時に形成されている構造。

【効果】導電部の対向電極間距離を画素部分より小さくする事で、使用する導電粒の直径を従来構造より小さくする事ができる。これにより同一基板上の隣接電極間導通が回避され、所望のセルギャップにて従来以上の微細パターンに対応可能となる。また、液晶保持領域に不必要な導電粒が混入した場合でも、画素部分の対向電極間導通による不良が発生しなくなる。更にCOGパネルの場合はIC電源入力端子への配線抵抗を付加工程無く下げる事ができる。



【実用新案登録請求の範囲】

【請求項1】 表面に電極の配設された1対の基板を対 向させ、予め導電粒を混在させてあるシール材によっ て、前記基板を張り合わせて作る液晶表示パネルに於 て、両方または一方のみの基板の、シール材に接する部 分の電極上に、前記電極を液晶パネル内の電極よりも嵩 上げするための層が形成してある事を特徴とする液晶表 示パネルの構造。

【請求項2】 電極嵩上げ用の層が導電層である事を特 徴とする、請求項1記載の液晶パネルの構造。

【請求項3】 電極嵩上げ用導電層が金属により形成さ れている事を特徴とする、請求項1記載の液晶表示パネ ルの構造。

電極嵩上げ用導電層がシール材の外側に 【請求項4】 も同時に形成されていることを特徴とする、請求項1記 載の液晶表示パネルの構造。

【図面の簡単な説明】

【図1】本考案による液晶表示パネルの構造断面図であ る。

【図2】本考案による液晶表示パネルの導電部を横方向 20 11 IC

から見た部分拡大断面図である。

【図3】本考案による液晶表示パネルの外観観念図であ る。

【図4】従来のACSを用いた液晶表示パネルの構造断 面図である。

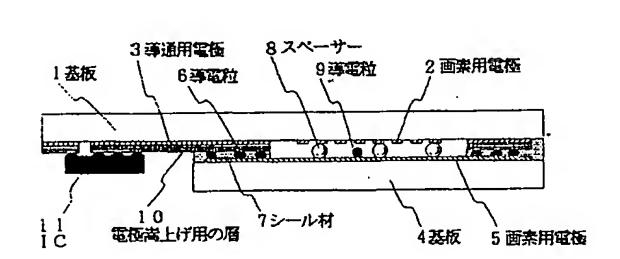
【図5】従来のASCを用いた液晶表示パネルの導電部 を横方向から見た部分拡大断面図である。

【図6】従来のACSを用いた液晶表示パネルの外観観 念図である。

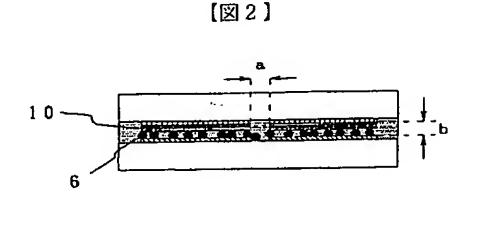
【図7】従来のACSを用いた液晶表示パネルのシール 部を横方向からみた部分拡大断面図である。

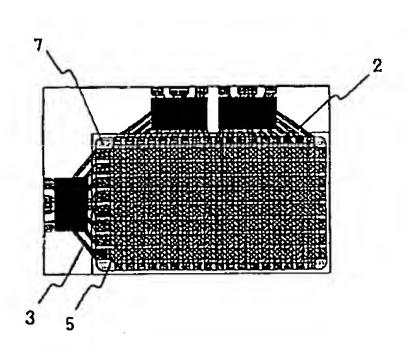
【符号の説明】

- 1、4 基板
- 2、5 画素用電極
- 3 導通用電極
- 6、9 導電粒
- 7 シール材
- スペーサー
- 10 電極嵩上げ用の層

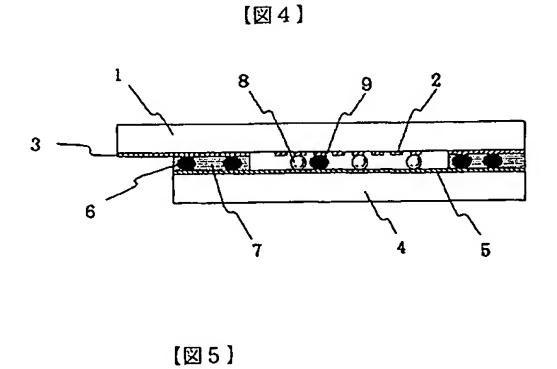


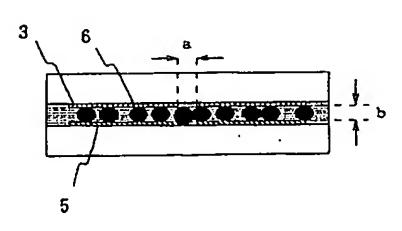
【図1】



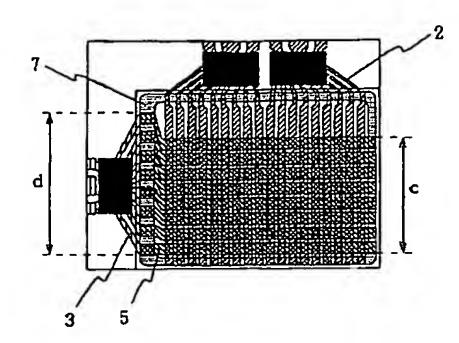


【図3】

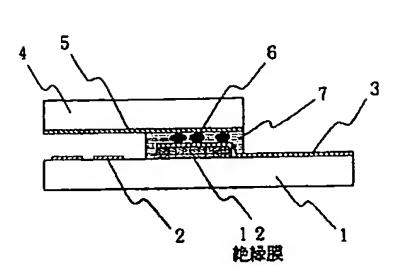




[図6]



【図7】



【考案の詳細な説明】

[0001]

【産業上の利用分野】

本考案は、液晶表示パネルの構造に関し、更に詳しくはシール材に導電粒を混在させて上下基板の導通をはかる場合の基板構造に関する。

[0002]

【従来の技術】

液晶パネルを駆動するための対向した基板上電極の、シール外引出し部分をど ちらか一方の基板に集約させるには、両基板間に導電性の物質を挟み込んで、一 方基板から他方基板への導通を取る手法がある。導電性物質の材質と構造に関し ては、シールより内側の液晶保持領域で銀ペースト等により導通を取る方法や、 シール材の中に導電粒を混在させシール部分で導通を取る方法がある。後者の方 が液晶への悪影響もなく、表示外観も損なわない等の有意性があり、その具体的 提案としては特公昭53-43306号公報で紹介されており、これらは一般に 異方性導電シール(アニソトロピック・コンダクティブ・シール、ACS)と呼 ばれている。ACSを用いる事により、液晶パネルへのフレキシブルプリント基 板(FPC)の実装やIC直実装(チップ・オン・グラス、COG)を、片側基 板に一度に行うことができる。一方、カラー液晶パネルに於いてカラーフィルタ 一用保護膜が基板全面に塗布されている場合には、引き出し電極が保護膜上にな るため、ハンドリングの最中に電極断線が発生し易くなる。また保護膜などの樹 脂上の実装は、単純なガラス基板上に比べて不安定である。上記のごとく、特に COGに於いては引き出し電極が微細になるため、ACSが実装工程の簡略化と 信頼性に大きく寄与する。

[0003]

図4に従来のACS構造を用いた液晶パネルの構造断面図を示す。一方の基板1の上には画素用電極2及び導通用電極3が形成されており、もう一方の基板4の上には同じく画素用電極5が形成されている。両基板は、予め導電粒6の混在させてあるシール材7によって互いに張り合わされている。液晶層の厚さ(対向する電極間距離、セルギャップ)は主にスペーサー8によって規定されている。

ここで導通信頼性を向上させるためには、導電粒6の画素用電極5および導通用電極3との接触面積を、できるだけ広く確保する必要がある。従って、使用する 導電粒6の直径はスペーサー8の直径あるいは要求するセルギャップよりも幾分 大きいもので、かつ、ある程度の弾性を持つような物が使用される。

[0004]

【考案が解決しようとする課題】

パネル駆動用引き出し電極を片側基板に集約する場合、TFTに代表されるアクティブマトリクス液晶パネルに於いては駆動素子が片側の基板にしかなく、もう片方の基板電極は全面共通のベタ電極で十分であるので、電極間の導通は最低1箇所で済む。しかし、単純マトリクスの液晶パネルは両側の電極が画素列単位にパターンニングされており、片側のそれら電極を独立に(同一基板上の隣り合う電極間で導通しないように)導通転写させなくてはならない。理屈上ACSは、対向する電極間に導通をもたせるのみで、同一基板上の隣り合う電極間の導通は無いわけであるが、これは導電粒の直径が隣接電極間距離に対して明らかに小さい場合である。現実的には、導電粒がシール材の中で完全分散しておらず、数個の固まりになっている可能性が有り得る。また実際の両基板張り合わせは、導電粒の混在しているシール材を片側基板に所望のセルギャップよりもかなり厚くレイアウトしておき、張り合わせ後に加圧してセルギャップを規定する。従って、仮に導電粒がシール材中で完全分散していたとしても、シール材を片側基板にレイアウトした際に層厚方向に導電粒が複数位置していた場合は、張り合わせ加圧後に同様な粒子間接触の可能性がある。

[0005]

図5に、図4の導電部を横方向から見た部分拡大断面図を示す。図5に於いては、導通用電極3または画素用電極5の隣接電極間距離aに対して、セルギャップbに合わせて設定される導電粒6の直径が大きいため、隣接電極間導通が発生してしまっている。

[0006]

以上の事から、同一基板上隣接電極間導通を回避するための電極間距離は、少なくとも導電粒の直径より大きいものが必要であり、量産時の安定性を考えると

マージンを含めて更に大きな距離が必要になるという制限を受けることになる。これは、液晶パネルの画素あるいは電極ピッチの微細化や、パネル外形の小型化が要求される場合に大きな問題となって来る。微細ピッチの電極では、隣接電極間距離を大きくとれば、その分導電粒との接触面積が減少してしまい、十分な導通が得られなくなる。かといって導電粒密度を上げすぎると、今度は粒子間接触の確率が高くなってしまう。両者を満足するためにシール下電極面積と隣接電極間距離を共に大きく取ると、その分パネル全体の外形が大きくなってしまう。

[0007]

図6に従来のACS構造を用いたCOG液晶パネルの外観観念図を示す。図6に於いては、導通用電極3または画素用電極5がシール材7に接する部分での隣接電極間距離を十分に確保すると同時に、ACS導通に十分な接触面積を確保するため、パネルの有効表示幅cよりも導通用電極3または画素用電極5の引き回し配線幅dの方が大きくなってしまい、その分パネル外形も大きくなる。また画素用電極2がシール材7に接する部分でも同様に十分な隣接電極間距離が必要であり、この場合は電極幅を狭くする事により引き回し配線幅は大きくならないが、電極が細くなる分断線発生の確率は高くなる。

[0008]

更に、ACSを基板上にレイアウトする手法としては、スクリーン印刷法が多く用いられるが、スクリーンの清掃、洗浄が不十分であった場合、基板表面の不必要な部分に導電粒が付着してしまう。図4に示すごとく、導電粒6はセルギャップよりやや大きいとした場合、これがシール材7より内側の液晶保持領域に不必要な導電粒9として混入してしまうと、画素部分で対向する電極どうしが導通してしまい、正常な画像表示が得られなくなってしまう。仮にスクリーンを使わずにディスペンサー等でシール材を線描画したとしても、量産工程の中で上記の不良を確実に無くすことは非常に難しい。

[0009]

上記した問題に付いての対策案の一つとして、実開平3-24634号公報が 提案されているが、実開平3-24634号公報ではシール材に接する部分の電 極下の絶縁層をカラーフィルター等の樹脂層としているため、パネルの張り合わ せ密着性が著しく低下する。絶縁層としてカラーフィルターを用いた場合、1枚の大型基板に小型のセルを多数形成した後スクライブで個々の小型セルに分割する多数個取りに於けるスクライブ工程で、スクライブ力によりシール部のカラーフィルターが剥がれてしまい歩留まりを著しく低下させる欠点を有していた。さらにカラーフィルターの替わりに絶縁膜樹脂を用いたときには、剥がれの欠点が除去されるものの図7より明かの如く、絶縁膜が台形状をなすため台形の角部分に形成される電極が薄くなったり、台形状の上辺に電極が厚く付いたりして導通電極3を均一な厚さに形成できないためシール部のギャップが不均一になり、最悪シール部での上下基板の導通が取れない場合が生じる問題が従来有った。

[0010]

本考案の目的は、導電粒を用いたACSを有する液晶表示パネルを微細、小型化に対応させ、シール材より内側の対向する電極間が導通してしまう不良を回避し、シール強度が実用に十分耐え、導通用電極の性能も有する嵩上げ電極の電極厚みを均一に形成した液晶表示パネル構造を提供することにある。

 $[0\ 0\ 1\ 1]$...

【課題を解決するための手段】

上記目的を達成するための本考案の要旨は、表面に電極の配設された1対の基板を対向させ、予め導電粒を混在させてあるシール材によって、前記基板を張り合わせて作る液晶表示パネルに於て、少なくとも一方の、シール材に接する部分の電極上に、前記電極をパネル内電極部よりも嵩上げするための導電層の層が形成してある構造を有する事を特徴とする。

[0012]

【作用】

シール材に接する部分の対向電極間距離がシール部分より内側の電極間距離より小さいことで、導電粒の直径をセルギャップより小さくしても十分な導通が得られる事になる。従って、同じセルギャップ設定にて隣接電極間距離を従来構造よりも狭くしても、隣接電極間が導通してしまう不良が発生しない。かつまた、シール部分より内側の対向する電極間導通による不良も回避することが出来る。

[0013]

【実施例】

図1に本考案による液晶表示パネルの構造断面図を示す。図1に於いては、一方の基板1の上に導通用電極3が形成されているが、予め導電粒6の混在させてあるシール材7と接している部分の導通用電極3の上には、電極嵩上げ用の層10が形成されている。本考案者は、図1の構造を実施するにあたり、無電解ニッケルメッキを用いて電極嵩上げ用の層10を形成した。また、本実施例に使用した液晶表示パネルはCOG用パネルであり、電極嵩上げ用の層10を形成すると同時に、IC11の実装エリアに相当する部分にも一括してメッキ処理を施してある。COG実装パネルに於いてはIC電源入力端子への配線抵抗を極力下げる必要があるので、あえて抵抗値を下げるべく他の処理を施さなくとも電極嵩上げ用の層形成と同時に低抵抗化の効果が得られる事は大きなメリットとなる。なお、電極嵩上げ用の層は、電極上に形成でき、導電性を有するもので有れば本考案の効果を満足するものであり、材質もニッケルに限定されるものでは無く、また形成法に関してもメッキ以外の蒸着、スパッタ法を用いても可能な事は言うまでもない事である。

[0014]

図1に示すごとく、液晶表示パネルのセルギャップはスペーサー8によって規定されているが、導電粒6の直径がセルギャップもしくはスペーサー8の直径よりも小さくなっている。従って、仮に不必要な導電粒9が液晶表示領域に存在したとしても、これにより対向する画素用電極2と画素用電極5が導通してしまう不良には至らない。

[0015]

図2に本考案による図1の導電部を横方向から見た部分拡大断面図を示す。図2は前記図5に示す従来例に対応しているものである。図5に於いては、セルギャップをbとした場合、隣接電極間距離aに対して導電粒6の直径が大きいため、隣接電極間導通が発生しやすい。これに対して図2に於いては嵩上げの層10の厚さ分、セルギャップbに対して導電粒6の直径を小さくできるので、隣接電極間距離aを従来構造と同じく設定しても隣接電極間導通は発生しにくい。

[0016]

図3に本考案による液晶表示パネルの外観観念図を示す。図3は前記図6に示す従来例に対応しているものである。図6に於いては同一基板上の隣接電極間導通を避けるために、導通用電極3または画素用電極5あるいは画素用電極2がシール材7に接する部分での隣接電極間距離を大きく取る必要があった。これに対して図3に於いては、前述のごとく導通用電極3または画素用電極5がシール材7に接する部分の隣接電極間距離を狭くする事ができるため、従来例に比べて電極配線に無駄が無く、コンパクトな外形サイズを実現する事ができる。また画素用電極2がシール材7に接する部分でも、わざわざ配線を細くする必要もない。

[0017]

【考案の効果】

上記のごとく本考案によれば、シール材に接する部分の電極上に電極嵩上げ用の導電層を形成する事により、導通部分の対向する電極間距離を画素部分の電極間距離より小さくする事ができる。これによりACS内の導電粒の直径を、嵩上げの分小さくする事ができる。結果として導通部の隣接電極間距離を狭める事が可能であり、従来無し得なかった微細パターンへの対応が可能になると同時に、微細でないパターンに対しても隣接電極間が導通してしまう不良を低減させる効果がある。また、液晶保持領域に不必要な導電粒が混入した場合でも、対向する画素電極間が導通してしまう不良が発生しなくなる。また、特にCOG実装法による液晶表示パネルでは、嵩上げ用の導電層をIC実装エリアまで同時に一括形成する事により、付加工程を持たずしてIC電源入力端子への配線抵抗を下げる効果も得られる。以上、本考案に於ける効果は総合的にACSを用いた液晶表示パネルの生産性と発展性に著しく寄与するものである。